

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-318933

(43)Date of publication of application : 04.12.1998

(51)Int. Cl.

G01N 21/88

G01B 11/30

H01L 21/66

(21)Application number : 09-126881

(71)Applicant : SONY CORP

(22)Date of filing : 16.05.1997

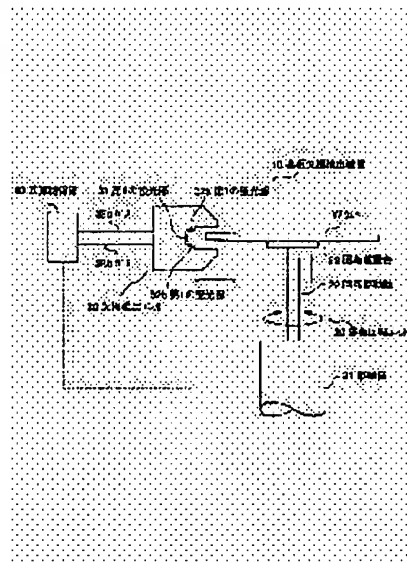
(72)Inventor : TOUNOHARA TOMOYOSHI

(54) METHOD AND APPARATUS FOR DETECTING SUBSTRATE CHIPPING

(57)Abstract:

PROBLEM TO BE SOLVED: To correctly detect chipping of a substrate at high speed, by projecting a detection light to an end part of the substrate, detecting the detection light reflected at the substrate and detecting the chipping of the substrate from the amount of the reflected light.

SOLUTION: While a wafer W is rotated with a predetermined revolution number, a detection light is projected to an end part of the wafer W from a light projection part 31 set approximately on an extension line of the wafer W. The detection light is reflected and scattered at the end part of the wafer W, detected as a scattering light at photodetecting parts 32a, 32b, photoelectrically converted and sent to an operation control part 40 through buses 33a, 33b. Based on a predetermined signal intensity set beforehand, the presence/absence of chipping is detected by the operation control part 40. Specifically, when the predetermined signal intensity is achieved, it is judged as the absence of chipping. When the predetermined signal intensity is not satisfied, it is judged as the presence of chipping. Accordingly, the chipping can be detected correctly at high speed without causing a break, etc., to the wafer W.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the substrate deficit detection approach and equipment.

[0002]

[Description of the Prior Art] Conventionally, in the manufacture process of a semiconductor device, substrates, such as a silicon wafer (henceforth a wafer), are used and various processings are performed. Although a wafer may be firmly fixed by mechanical technique, for example, a clamp, in such a process process, the deficit (henceforth a chipping) often arose on the wafer front face by the misalignment of a wafer and a clamp, dispersion of clamp reinforcement, etc.

[0003] After such a chipping arose to the wafer, the crack arose from the chipping generating part by next thermal stress, mechanical stress, etc. by the process, for example, heat treatment, rotation, conveyance, etc., and there was a problem of keeping in breakage of a wafer very much further.

[0004] Thus, when breakage of a wafer took place, in order to become contamination to other wafers and for restoration of about [causing the fall of the yield] and equipment to take time amount, decline in an equipment operating ratio was also caused. For this reason, the wafer which has a chipping beforehand needed to be sampled.

[0005]

[Problem(s) to be Solved by the Invention] However, although the existence of this detailed chipping is detected conventionally, the operator was inspecting by viewing. For this reason, since it was substantially impossible, performing distinction of a chipping correctly could not remove a wafer with a chipping beforehand, but it is not only needed for inspection time amount for a long time, but it had produced problems, such as wafer breakage.

[0006] This invention is accomplished in view of the above troubles, and aims at offering the substrate deficit detection approach and equipment which can detect the existence of the chipping on a wafer front face at correctness and a high speed.

[0007]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention provided the following means. That is, this invention offers the substrate deficit detection approach characterized by having the process which floodlights detection

light to a substrate edge, the process which receives the detection light reflected by the substrate, and the process which detects the deficit of a substrate based on the quantity of light of the detection light which received light.

[0008] Moreover, this invention offers the substrate deficit detection equipment characterized by to have a means to support a substrate pivotable, the 1st floodlighting section which floodlights the 1st detection light to a substrate edge, the 1st light sensing portion which receives the detection light reflected by the substrate, and a means detect the deficit of said substrate based on the quantity of light of the 1st detection light which received light.

[0009] Since according to these configurations the reflected light from the substrate produced by detection light is received and the deficit of this substrate is detected based on this quantity of light that received light, exact and high-speed detection can be performed and the yield fall by substrate breakage and decline in an equipment operating ratio can be avoided.

[0010] In the equipment of this invention, it has the 2nd floodlighting section which floodlights the 2nd detection light to a substrate edge, and the 2nd light sensing portion which receives the 2nd detection light. Said the 2nd floodlighting section and said 2nd light sensing portion It is desirable to be prepared in the location whose light-receiving the 2nd detection light from said 2nd floodlighting section to said 2nd light sensing portion is interrupted in the substrate periphery section, and is attained in a substrate notch.

[0011] According to this configuration, since the 2nd floodlighting means and the 2nd light-receiving means were established further, notches, such as an orientation flat of a substrate and notching, can be detected and the miniaturization and the improvement in a throughput in equipment can be realized.

[0012]

[Embodiment of the Invention] The gestalt of suitable operation of the substrate deficit detection equipment concerning this invention is explained to a detail, referring to an accompanying drawing below.

[0013] First, the substrate deficit detection equipment concerning this invention is explained with reference to drawing 1 . This substrate deficit detection equipment 10 mainly consists of a substrate rotation unit 20 and a deficit detection unit 30.

[0014] It is fixed on a mechanical component 21, the rotation driving shaft 22 installed in the mechanical component 21, and its rotation driving shaft 22, and the substrate rotation unit 20 consists of disc-like rotation installation bases 23 which are the support means which support a substrate in the level condition. Here, only the specified quantity can rotate the rotation installation base 23 with the power transmitted by the mechanical component 21 through the rotation driving shaft 22 while it is constituted free [rise and fall]. In addition, although the outer diameter of the rotation installation base 23 consists of them of Substrate W, for example, a wafer, small, it is desirable that it is the magnitude which can fully support Wafer W at the time of rotation. Moreover, rubber slab or an electrostatic adsorption pad etc. which is not illustrated is prepared in the top face of the rotation installation base 23, and it is constituted possible [immobilization of Wafer W] at the time of rotation.

[0015] The deficit detection unit 30 is constituted by the 1st floodlighting section 31, 1st light sensing portion 32a and 32b, and operation control section 40. The floodlighting

section 31 consists of LED (LightEmitting Diode), and the light sensing portion 32 consists of SPD (Silicon PhotoDiode). This 1st floodlighting section 31 is formed so that it may be preferably located on the abbreviation production of Wafer W, and it has composition which can floodlight detection light to the edge of Wafer W. Thus, since it has prepared so that it may be located on the abbreviation production of Wafer W, alignment of an optical axis etc. can be performed easily and exact detection can be performed.

[0016] Moreover, the 1st two or more light sensing portions 32a and 32b are preferably formed in at least one location which can receive the reflected light or the scattered light from detection light floodlighted to the above-mentioned wafer W edge.

[0017] Here, after becoming the scattered light from a wafer W end face, and light's being received by the 1st light sensing portion 32a and 32b and changing into an electrical signal the light injected from the 1st floodlighting section 31, it is sent to the operation control section 40 through Buses 33a and 33b. Predetermined processing is performed by each signal-processing means in this operation control section 40, and, as for the signal sent to the operation control section 40, the deficit of a wafer W edge, for example, the existence of a chipping, is detected. This signal processing is explained in full detail behind. And the operation control section 40 has controllable composition in predetermined actuation to the mechanical component 21, the conveyance means which is not illustrated according to the above-mentioned detection result.

[0018] Next, chipping detection actuation of the equipment constituted as mentioned above is explained with reference to drawing 1 , drawing 2 (A), and drawing 2 (B). First, the wafer W in front of down stream processing is preferably conveyed above the rotation installation base 23 by the transport device which is not illustrated. Then, the rotation installation base 23 is raised, Wafer W is delivered on the rotation installation base 23 from a conveyance means, and a conveyance means is evacuated. And Wafer W is fixed on the rotation installation base 23 with the rubber slab or the electrostatic adsorption pad which is not illustrated. And when the deficit detection unit 30 moves to a position to Wafer W, preparation of chipping detection is completed.

[0019] Subsequently, the detection light 34 is floodlighted at the wafer W edge from the 1st floodlighting section 31 prepared so that it might be located on the abbreviation production of Wafer W, rotating Wafer W at a predetermined rotational frequency, as shown in drawing 2 (A). And when there is no chipping in Wafer W, this detection light 31 is set at the wafer W edge, and is reflected or scattered about uniformly, and the 1st light sensing portion 32a and 32b receives it as the scattered lights 35a and 35b, respectively. Then, it is changed into an electrical signal and sent to the operation control section 40 through Buses 33a and 33b.

[0020] Here, the operation control section 40 judges the existence of a chipping based on the predetermined signal strength set up beforehand. For example, it judges with the operation control section 40 not having a chipping, if the signal strength in each light sensing portion has reached predetermined signal strength in order to show abbreviation constant value when it is the part which does not have a chipping in Wafer W like drawing 2 (A).

[0021] However, as shown in drawing 2 (B), when a chipping is in Wafer W, 35c, 35d, 35e, and the scattered light are further distributed by the chipping section 36 other than the scattered lights 35a and 35b. For this reason, in the 1st light sensing portion 32a,

light-receiving reinforcement is detected weakly a part (35d+35e). In 1st light sensing portion 32b, light-receiving reinforcement is similarly detected weakly by distribution of the scattered light compared with the case where there is no chipping. Therefore, the operation control section 40 judges with a chipping occurring by detecting the light sensing portion which does not reach the predetermined signal strength set up beforehand.

[0022] And the wafer W with which the chipping was judged to be owner ** is taken out like by the transport device which cannot shift to degree process and which is not illustrated to another cassette etc., or marking with a chipping etc. is made in the operation control section 40. Thus, since the chipping existence of Wafer W is detectable before processing, wafer breakage etc. can be prevented beforehand. Therefore, it becomes possible to prevent the decline in an equipment operating ratio by sudden halt of equipment caused by wafer breakage, and the fall of the yield by contamination.

[0023] In addition, although the existence of the chipping of Wafer W was judged because the above-mentioned operation control section 40 measures the signal strength and detection signal strength in each light sensing portion set up beforehand, this invention is not limited to the starting operation gestalt. For example, it cannot be overemphasized that it is possible to judge the existence of a chipping also by detecting the change of state of the scattered light under detection actuation, i.e., a change of a signal on the strength. By doing in this way, it becomes unnecessary to set up predetermined signal strength beforehand, and improvement in the speed of the further processing can be attained.

[0024] Next, the 2nd operation gestalt of the substrate deficit detection equipment concerning this invention is explained to a detail with reference to drawing 3 (A) and drawing 3 (B).

[0025] In the 2nd operation gestalt, the above-mentioned substrate deficit detection equipment 10 is further equipped with the substrate notch detection unit 50 which detects existence, such as the notch 54 of Wafer W, for example, an orientation flat, and notching.

[0026] This substrate notch detection unit 50 consists of the 2nd floodlighting section 51 and the 2nd light sensing portion 52. Here, the 2nd floodlighting section and 2nd light sensing portion are prepared in the location whose light-receiving the 2nd detection light from the 2nd floodlighting section to the 2nd light sensing portion is interrupted in the substrate periphery section, and is attained in a substrate notch. That is, the optical path 53 of the detection light of the 2nd floodlighting section 51 and the 2nd light sensing portion 52 consists of a notch 54, for example, an orientation flat, or the notching section so that it can pass, so that the periphery section of Wafer W may cross. Therefore, while Wafer W rotates one time in a horizontal plane, the location of a notch 54 is detectable by detecting the light which was not interrupted by the periphery section of Wafer W.

[0027] Next, chipping detection actuation of the equipment constituted as mentioned above is explained. First, rotating Wafer W at a predetermined rotational frequency, the detection light 55 is floodlighted from the 2nd floodlighting section 51, and the location of the notch 54 of Wafer W is detected. Next, the detection light 34 is floodlighted also from the 1st floodlighting section 31, and chipping detection is performed.

[0028] Here, when there is no chipping, since it is reflected by the wafer periphery section as the scattered light 56, the detection light 55 from the 2nd floodlighting means 51 cannot be detected by the 2nd light sensing portion 52. However, as shown in drawing 3 (B), when a chipping is in Wafer W, for example, 35e of the scattered lights 35c, 35d, and 35e

by the chipping may be detected by the 2nd light sensing portion 52. In such a case, the operation control section 40 can judge with those with a chipping.

[0029] Thus, by forming the substrate notch detection unit 50 in substrate deficit detection equipment 10 further, the miniaturization of equipment can be attained and deficit detection of a high speed and an exact substrate can be performed more.

[0030] In addition, this invention can deform variously, without being limited to the gestalt of the above-mentioned implementation. For example, although the gestalt of the above-mentioned implementation showed the case of the sheet processing which performs deficit detection equipment one wafer at a time, it cannot restrict to this and can apply also in batch processing which performs batch processing to two or more wafers. In this case, it is desirable to carry out in batch processing at the time of **** of a wafer etc. Moreover, a substrate is applicable if it is the substrate which produces deficits, such as not only a semi-conductor wafer but a glass substrate.

[0031]

[Effect of the Invention] As explained above, according to this invention, breakage of a substrate etc. does not arise but exact, the substrate deficit detection approach that a substrate deficit is detectable at a high speed, and equipment are offered.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-318933

(43) 公開日 平成10年(1998)12月4日

(51) Int.Cl. ⁸	識別記号	F I	
G 0 1 N 21/88		G 0 1 N 21/88	E
G 0 1 B 11/30		G 0 1 B 11/30	D
H 0 1 L 21/66		H 0 1 L 21/66	J
			N

審査請求 未請求 請求項の数3 O L (全 5 頁)

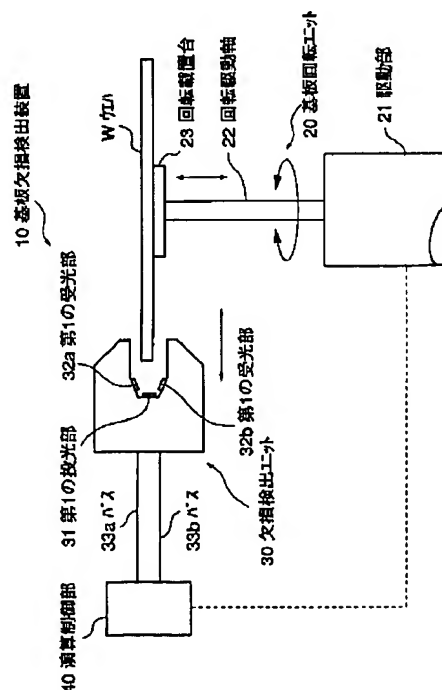
(21) 出願番号	特願平9-126881	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成9年(1997)5月16日	(72) 発明者	藤埜原 朝義 東京都品川区北品川6丁目7番35号ソニー 株式会社内

(54) 【発明の名称】 基板欠損検出方法及びその装置

(57) 【要約】

【課題】 基板の破損等が生じず、正確かつ高速に基板欠損の検出を行うことができる基板欠損検出方法及び装置を提供すること。

【解決手段】 ウエハWを回転可能に支持し、ウエハW端部に対して検出光を投光し、検出光により生じたウエハWからの反射光を受光し、受光した光量に基づいてウエハWの欠損を検出する。



【特許請求の範囲】

【請求項1】 基板端部に対して検出光を投光する工程と、基板により反射された検出光を受光する工程と、受光した検出光の光量に基づいて基板の欠損を検出する工程と、を有する基板欠損検出方法。

【請求項2】 基板を回転可能に支持する手段と、基板端部に対して第1の検出光を投光する第1の投光部と、基板により反射された検出光を受光する第1の受光部と、受光した第1の検出光の光量に基づいて前記基板の欠損を検出する手段と、を有する基板欠損検出装置。

【請求項3】 基板端部に対して第2の検出光を投光する第2の投光部と、第2の検出光を受光する第2の受光部とを有し、前記第2の投光部及び前記第2の受光部は、前記第2の投光部から前記第2の受光部への第2の検出光が基板周縁部で遮られ、かつ、基板切欠部では受光可能となる位置に設けられていることを特徴とする第2項に記載の基板欠損検出装置。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、基板欠損検出方法及び装置に関する。

【0002】

【従来の技術】従来より半導体装置の製造プロセスにおいては、シリコンウエハ（以下、ウエハという）等の基板が用いられ様々な処理が施されている。この様なプロセス過程においては機械的な手法、例えば、クランプによって強固にウエハを固定する場合があるが、ウエハとクランプとのミスアライメントやクランプ強度のばらつき等により、しばしばウエハ表面上に欠損（以下チッピングという）が生じてしまっていた。

【0003】この様なチッピングがウエハに生じてしまうと、後の工程、例えば熱処理や、回転、搬送等による熱的ストレスや機械的ストレス等によって、チッピング発生箇所からクラックが生じ、さらにはウエハの破損に至ってしまうといった問題があった。

【0004】この様にウエハの破損が起こった場合には、他のウエハに対してコンタミネーションとなり歩留りの低下を引き起こすばかりか、装置の復旧に時間を要するため装置稼働率の低下をも引き起こしていた。このため、予めチッピングのあるウエハを抜き取っておく必要があった。

【0005】

【発明が解決しようとする課題】しかしながら、従来はこの微細なチッピングの有無を検出するのに、作業者が目視によって検査を行っていた。このため検査時間に長時間必要となるだけでなく、チッピングの判別を正確に行うのは実質的に不可能であったため、チッピングの有るウエハを予め除去することが出来ず、ウエハ破損等の問題を生じていた。

【0006】本発明は、上記のような問題点に鑑みて成

されたものであり、ウエハ表面上のチッピングの有無を正確、かつ高速に検出することが可能な基板欠損検出方法及び装置を提供することを目的としている。

【0007】

【課題を解決するための手段】上記課題を解決するために、本発明は以下の手段を講じた。すなわち、本発明は、基板端部に対して検出光を投光する工程と、基板により反射された検出光を受光する工程と、受光した検出光の光量に基づいて基板の欠損を検出する工程と、を有することを特徴とする基板欠損検出方法を提供する。

【0008】また、本発明は、基板を回転可能に支持する手段と、基板端部に対して第1の検出光を投光する第1の投光部と、基板により反射された検出光を受光する第1の受光部と、受光した第1の検出光の光量に基づいて前記基板の欠損を検出する手段と、を有することを特徴とする基板欠損検出装置を提供する。

【0009】これらの構成によれば、検出光により生じた基板からの反射光を受光し、この受光した光量に基づいて該基板の欠損を検出するので、正確かつ高速な検出を行うことができ、基板破損による歩留り低下や装置稼働率の低下を回避することができる。

【0010】本発明の装置においては、基板端部に対して第2の検出光を投光する第2の投光部と、第2の検出光を受光する第2の受光部とを有し、前記第2の投光部及び前記第2の受光部は、前記第2の投光部から前記第2の受光部への第2の検出光が基板周縁部で遮られ、かつ、基板切欠部では受光可能となる位置に設けられていることが好ましい。

【0011】この構成によれば、第2の投光手段及び第2の受光手段をさらに設けたので、基板のオリエンテーションフラットやノッチング等の切欠部を検出でき、装置の小型化やスループット向上を実現することができる。

【0012】

【発明の実施の形態】以下に添付図面を参照しながら、本発明に係る基板欠損検出装置の好適な実施の形態について詳細に説明する。

【0013】まず、本発明に係る基板欠損検出装置を、図1を参照して説明する。この基板欠損検出装置10は、基板回転ユニット20と欠損検出ユニット30とから主に構成されている。

【0014】基板回転ユニット20は、駆動部21と、その駆動部21に設置された回転駆動軸22と、その回転駆動軸22上に固定され、基板を水平状態で支持する支持手段である円板状の回転載置台23とから構成されている。ここで、回転載置台23は昇降自在に構成されているとともに、駆動部21により回転駆動軸22を介して伝達された動力により所定量だけ回転させることができる。なお、回転載置台23の外径は、基板、例えばウエハWのそれよりも小さく構成されているが、回転時

にウエハWを十分に支持できる大きさであることが好ましい。また回転載置台23の上面には図示しないゴムパッド又は静電吸着パッド等が設けられており、回転時にウエハWを固定可能に構成されている。

【0015】欠損検出ユニット30は、第1の投光部31と第1の受光部32a、32bと演算制御部40とにより構成されている。投光部31は例えば、LED (LightEmitting Diode) から成り、また受光部32は例えば、SPD (Silicon PhotoDiode) から成っている。この第1の投光部31は、好ましくはウエハWの略延長線上に位置するように設けられ、ウエハWの端部に対して検出光を投光可能な構成となっている。このように、ウエハWの略延長線上に位置するように設けているので、光軸の位置合わせ等を容易に行うことができ、また、正確な検出を行うことができる。

【0016】また、第1の受光部32a、32bは、上記ウエハW端部に対して投光された検出光からの反射光または散乱光を受光可能な位置に、少なくとも一つ、好ましくは二つ以上設けられている。

【0017】ここで、第1の投光部31から射出された光は、ウエハW端面からの散乱光となり第1の受光部32a、32bにより受光され、電気信号に変換された後、バス33a、33bを介して演算制御部40に送られる。演算制御部40に送られた信号は、この演算制御部40内の各信号処理手段により所定の処理が施されて、ウエハW端部の欠損、例えばチップングの有無が検出される。かかる信号処理については、後に詳述する。そして、演算制御部40は、上記検出結果に応じて、駆動部21や図示しない搬送手段等に対して、所定の動作を制御可能な構成となっている。

【0018】次に、上記のように構成された装置のチップング検出動作について、図1、図2(A)及び図2(B)を参照して説明する。まず、図示しない搬送装置により、好ましくは処理工程前のウエハWを回転載置台23の上方に搬送する。その後、回転載置台23を上昇させ、搬送手段からウエハWを回転載置台23上に受け渡し、搬送手段は退避する。そして図示しないゴムパッド又は静電吸着パッドによりウエハWを回転載置台23上に固定する。そして欠損検出ユニット30がウエハWに対し所定の位置に移動することによりチップング検出の準備が完了する。

【0019】次いで、図2(A)に示すように、ウエハWを所定の回転数で回転させつつ、ウエハWの略延長線上に位置するように設けられた第1の投光部31から検出光34を、ウエハW端部に投光する。そしてこの検出光31は、ウエハWにチップングの無い場合はウエハW端部において一様に反射、又は散乱され、第1の受光部32a、32bが散乱光35a、35bとしてそれぞれ受光する。この後、電気信号に変換され、バス33a、33bを介して演算制御部40に送られる。

【0020】ここで、演算制御部40は予め設定しておいた所定の信号強度に基づいてチップングの有無を判定する。例えば、図2(A)の様にウエハWにチップングが無い部分の場合は、各受光部での信号強度は略一定値を示すため、所定の信号強度に達していれば演算制御部40は、チップングが無いと判定する。

【0021】しかしながら、図2(B)に示すように、ウエハWにチップングが有る場合には、散乱光35a、35bの他に、チップング部36により35c、35d、35eと、散乱光がさらに分散される。このため、第1の受光部32aでは、受光強度が(35d+35e)分だけ弱く検出される。同様に第1の受光部32bにおいても散乱光の分散により、受光強度はチップングが無い場合と比べて弱く検出される。よって、演算制御部40が、予め設定しておいた所定の信号強度に達しない受光部を検出することにより、チップングが有ると判定する。

【0022】そして、チップングが有りと判定されたウエハWは次工程に移行できない様に、図示しない搬送装置により別カセット等へ搬出されるか、演算制御部40においてチップング有りのマーキング等がなされる。このように、処理前にウエハWのチップング有無を検出できるので、ウエハ破損等を未然に防止することができる。よって、ウエハ破損により引き起こされる、装置の突発的な停止による装置稼働率の低下や、コンタミネーションによる歩留まりの低下を防ぐことが可能となる。

【0023】なお、上述の演算制御部40は、予め設定された各受光部での信号強度と、検出信号強度とを比較することでウエハWのチップングの有無を判定していたが、本発明に係る実施形態には限定されない。例えば、検出動作中の散乱光の状態変化、つまり信号の強度変化を検出することでもチップングの有無を判定することが可能であることは言うまでもない。このようにすることで、予め所定の信号強度を設定する必要がなくなり、さらなる処理の高速化を図ることができる。

【0024】次に、本発明に係る基板欠損検出装置の第2の実施形態について、図3(A)および図3(B)を参照して詳細に説明する。

【0025】第2の実施形態においては、前述の基板欠損検出装置10にさらに、ウエハWの切欠部54、例えばオリエンテーションフラットやノッチング等の有無を検出する基板切欠部検出ユニット50を備えている。

【0026】この基板切欠部検出ユニット50は、第2の投光部51と、第2の受光部52とから構成されている。ここで、第2の投光部及び第2の受光部は、第2の投光部から第2の受光部への第2の検出光が基板周縁部で遮られ、かつ、基板切欠部では受光可能となる位置に設けられている。すなわち、第2の投光部51と、第2の受光部52との検出光の光路53は、ウエハWの周縁部が横切るように、かつ切欠部54、例えばオリエンテ

ーションフラットまたはノッチング部では通過可能な様に構成されている。従って、ウエハWが水平面において1回転する間にウエハWの周縁部により遮られなかった光を検出することにより、切欠部54の位置を検出することができる。

【0027】次に、上記のように構成された装置のチップング検出動作を説明する。まず、ウエハWを所定の回転数で回転させつつ、第2の投光部51から検出光55を投光してウエハWの切欠部54の位置を検出する。次に第1の投光部31からも検出光34を投光してチップ

ング検出を行う。

【0028】ここで、チップングが無い場合には、第2の投光手段51からの検出光55はウエハ周縁部により散乱光56として反射されるため、第2の受光部52では検出できない。しかしながら、図3(B)に示すように、ウエハWにチップングが有る場合には、チップングによる散乱光35c、35d、35eの、例えば35eが第2の受光部52で検出される場合がある。このような場合に、演算制御部40がチップング有りと判定することができる。

【0029】このように、基板欠損検出装置10に基板切欠部検出ユニット50をさらに設けることにより、装置の小型化を達成でき、また、より高速かつ正確な基板の欠損検出を行うことができる。

【0030】なお、本発明は上記実施の形態に限定されことなく種々変形が可能である。例えば、上記実施の形態では、欠損検出装置をウエハ一枚ずつ行う枚葉処理の場合について示したが、これに限るものではなく、複数枚のウエハに対して一括処理を施すバッチ処理におい

ても適用可能である。この場合、バッチ処理においてはウエハの移替時等に行うことが好ましい。また、基板を半導体ウエハに限らず、ガラス基板等の欠損を生じてしまう基板であれば適用可能である。

【0031】

【発明の効果】以上説明したように、本発明によれば、基板の破損等が生じず、正確かつ高速に基板欠損の検出を行うことができる基板欠損検出方法および装置が提供される。

【図面の簡単な説明】

【図1】本発明の一実施形態としての基板欠損検出装置の構造を示す概略側面図である。

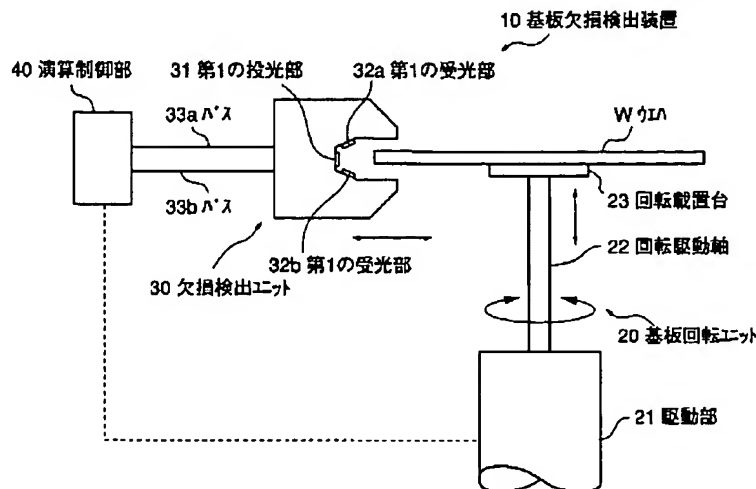
【図2】(A)及び(B)は図1に示す基板欠損検出装置の動作を示す概略側面図である。

【図3】(A)及び(B)は本発明の他の実施形態としての基板欠損検出装置の構造及び動作を示す概略側面図である。

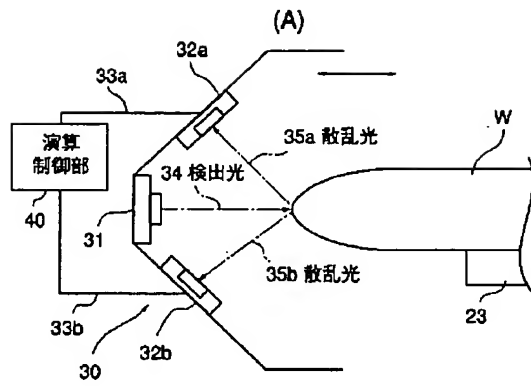
【符号の説明】

W……ウエハ、10……基板欠損検出装置、20……基板回転ユニット、21……駆動部、22……回転駆動軸、23……回転載置台、30……欠損検出ユニット、31……第1の投光部、32……第1の受光部、33……バス、34……検出光、35……散乱光、36……チップング部、40……演算制御部、50……基板切欠部検出ユニット、51……第2の投光部、52……第2の受光部、53……光路、54……切欠部、55……検出光、56……散乱光

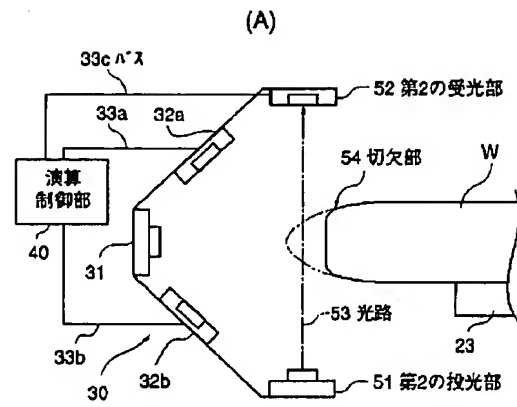
【図1】



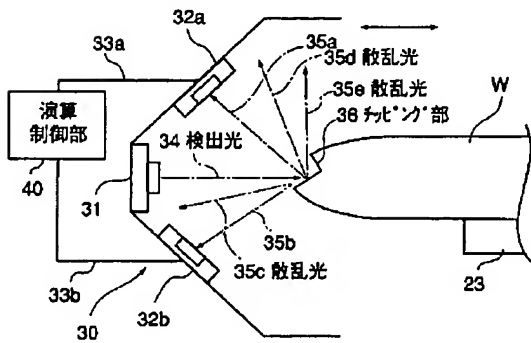
【図2】



【図3】



(B)



(B)

